

СЕКЦИЯ 14: МОНИТОРИНГ В УПРАВЛЕНИИ РАЗВИТИЕМ КРУПНО-МАСШТАБНЫХ СИСТЕМ

РАСПРЕДЕЛЕННЫЕ АНАЛОГО-ЦИФРОВЫЕ РЕКОНФИГУРИРУЕМЫЕ СИСТЕМЫ НА ПЛАСТИЧНЫХ ФУНКЦИОНАЛЬНЫХ ЭЛЕМЕНТАХ СО ВСТРОЕННОЙ ПАМЯТЬЮ

Алюшин А.В.¹, Архангельский В.Г.², Алюшин С.А.³

¹Национальный исследовательский ядерный университет «МИФИ»,
Россия, г. Москва, Каширское шоссе, д. 31
avaluyushin@mail.ru,

²Федеральное государственное автономное научное учреждение ЦИТиС,
Россия, г. Москва, Пресненский Вал, д. 19, стр. 1
citis@arkhang.ru,

³ООО «Глоубайт консалтинг», Россия, г. Москва
Нижний Сусальный пер., д.5, стр. 19
sergeyalyushin@gmail.com

Аннотация: Проведен анализ направлений развития крупномасштабных систем обработки информации. Показано, что реализация всех совокупных потенциальных возможностей перспективных архитектурных решений основывается на новых технологических, схемотехнических и топологических базисах гибридных технологий совмещения аналого-цифровых элементов со встроенной памятью и стандартных схем CMOS.

Ключевые слова: реконфигурируемые системы, мемристивные элементы, масштабирование.

Введение

Основными направлениями развития крупномасштабных реконфигурируемых систем обработки информации (КРСОИ) являются:

- репликация вычислительных ядер и структур нижнего уровня иерархии для создания однородных и неоднородных крупномасштабных вычислительных сред [1, 2];
- повышение уровня пространственной интеграции структуры хранения данных и структуры обработки данных, уровня функциональности локальной обработки данных [3];
- интеллектуализация обработки данных, отражение свойств биологических нейронных сетей в архитектуре искусственных когнитивных систем [4];
- реализация свойств реконфигурируемости, адаптивности, пластичности структуры [1];
- реализация свойств самоорганизации и кластеризации [5];
- рациональное совмещение аналоговой и цифровой форм представления информации [4 - 6].

Реализации всех совокупных потенциальных возможностей указанных выше тенденций развития высокопроизводительной техники с перспективными архитектурными решениями систем обработки больших массивов информации требует либо быстрого перехода, либо привлечения и совмещения в виде гибридных технологий (плавный переход) новых технологических, схемотехнических и топологических базисов, особенно на нижнем уровне иерархии всей системы. Основными требованиями к новому технологическому базису являются: возможность реализации свойств пластичности на всех уровнях иерархии КРСОИ, высокая степень интеграции и малая потребляемая мощность, простота перехода на различные формы представления данных, функционально насыщенная локальная обработка информации, совмещение функций хранения и обработки данных на одной физической структуре, простота совмещения со стандартными интегральными технологиями, например, CMOS.

Данные требования справедливы для всех уровней иерархии системы, например, функциональных элементов, систем их связи и коммуникации.

1 Элементная база пластичных функциональных элементов со встроенной памятью для обработки больших объемов данных системы

1.1 Физические структуры со встроенной памятью

Перспективной элементной базой для реализации совмещенной обработки сигналов (функция хранения и обработки данных) в крупномасштабных архитектурах являются физические структуры с

мемристивными свойствами [7]. Мемристивные элементы являются пластичными структурами и сохраняют информацию в виде внутренней упорядоченной атомной или молекулярной архитектуры (пластичность на нижнем уровне иерархии системы), отражающей предшествующую историю своего функционирования в виде следа от интегрального прошедшего через них заряда или магнитного потока. Адаптивная внутренняя структура мемристивного элемента сохраняет свои физические свойства без внешних источников энергии в течение длительного времени и может быть использована для отображения сохраняемой информации, например, в виде сопротивления или проводимости элемента. Высокочувствительные мемристивные элементы с большой крутизной преобразования реализуются в микро и особенно наноразмерных топологических структурах, что важно для построения высокоинтегрированных КРСОИ с малой удельной потребляемой мощностью.

1.2 Результаты экспериментального исследования элементной базы

Теоретическое и экспериментальное исследование пластичных функциональных элементов со встроенной памятью (мемдакторов) подтвердило их расширенные функциональные возможности по функционально насыщенной локальной адаптивной обработке сигналов, переходу на различные формы представления данных, совмещению функций хранения и обработки данных на одной физической структуре. На рис. 1 представлены результаты теоретического (анализ поведения на основе САПР PSpice) и экспериментального исследования свойств пластичных функциональных элементов со встроенной памятью в качестве элемента нейроподобной системы в двухполюсном включении для двух режимов работы ($\tau = 16$ мс, $f = 10$ Hz, пять значений начальных условий переходного процесса): малого сигнала (а); большого сигнала (б) [8].

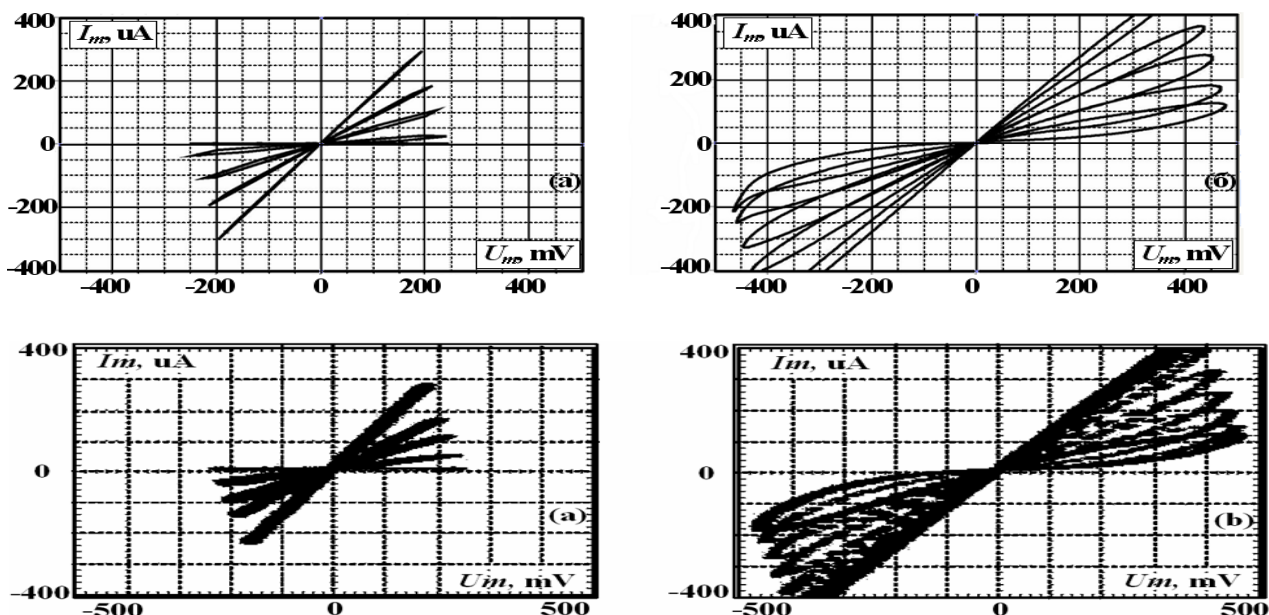


Рис. 1. Адаптивная обработка аналогового сигнала в синаптической структуре

Проведенные исследования подтвердили возможность локального совмещения функций хранения и обработки информации на одной интегральной структуре с диапазоном пластичности в 40 - 80 dB. Эквивалентный объем внутренней памяти аналого-цифрового функционального элемента составил соответственно 7 – 18 бит. Величина данного объема памяти является достаточной для реализации широкого класса линейных и нелинейных функциональных устройств как пластичных аналоговых, так и репрограммируемых цифровых и аналого-цифровых.

2 Рациональное совмещение аналоговой и цифровой форм представления информации

Гибридные технологии предоставляют разработчику распределенных КРСОИ расширенные возможности по реализации свойств пластичности на всех уровнях иерархии вычислительной системы и масштабированию последней на современном уровне развития интегральных технологий [4 - 8]: совмещение аналоговых, цифровых, многоуровневых стандартных CMOS элементов на едином интегральном носителе; реализация аналоговых, цифровых, многоуровневых функциональных элементов на мемристивных структурах, совмещение стандартных CMOS элементов с мемристивными элементами в едином технологическом процессе; совмещение

стандартных репрограммируемых аналого-цифровых CMOS систем с мемристивными аналого-цифровыми системами на едином носителе.

Экспериментальное исследование гибридной нейроподобной КРСОИ на основе репрограммируемых FPGA (Field-Programmable Gate Array) и матриц функциональных аналого-цифровых элементов со встроенной памятью подтвердило возможность реализации «интеллектуальных» свойств системы на определенном уровне масштабирования. Анализ спектра электрической активности нейроподобных КРСОИ при обработке речевой информации выявил наличие «розового» шума (см. рис. 2), что может служить подтверждением образования фрактальной структуры в процессе самоорганизации КРСОИ, реализации определенного уровня «интеллектуальности» [8 - 9].

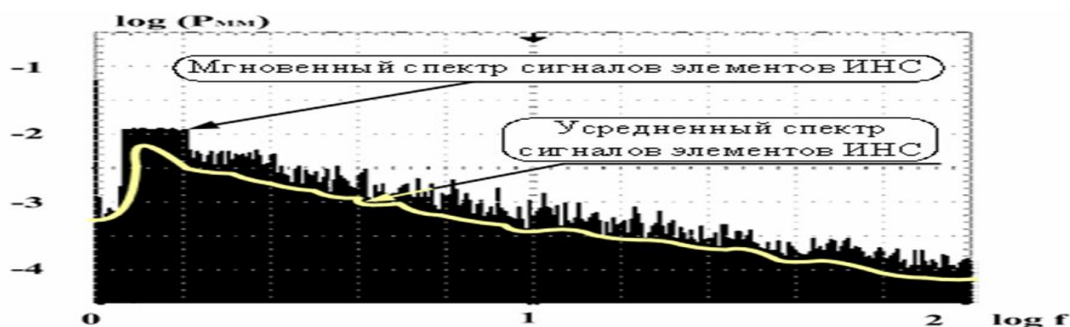


Рис. 2. Спектр сигналов электрической активности гибридной КРСОИ

Выводы

Таким образом, обоснованной тенденцией развития распределенных архитектур высокопроизводительного и интеллектуального анализа больших объемов информации для крупномасштабных применений в ближайшей перспективе являются иерархичные аналого-цифровые системы на пластичных функциональных элементах со встроенной памятью.

Литература

1. Alyushin A.V., Arkhangelsky V.G., Alyushin S.A. A scalable reconfigurable computing systems with distributed memory for the analysis of large amounts of data // Proceedings of the 2018 Eleventh Int. Conf. "Management of large-scale system development" (MLSD), 2018, Moscow, Russia, IPS RAS, - P.1-5.
2. Alyushin A.V., Alyushin M.V., Alyushin S.A. Electronic neural net design methodology // Proceedings of the 5th. Int. Conf. and Exhibition "Digital signal processing and its applications", Moscow, Russia, March 12-14, 2003. - P.585-587.
3. Alyushin A.V., Alyushin S.A., Arkhangelsky V.G. Scalable processor core for high-speed pattern matching architecture on FPGA // Proceedings of The Third Int. Conf. on Digital Information Processing, Data Mining, and Wireless Communications (DIPDMWC2016), Higher School of Economics (National Research University), Moscow, Russia, July 06-08, 2016. - P.148-153.
4. Alyushin A.V., Arkhangelsky V.G., Alyushin S.A. Structural and schematic methods of projecting the properties of biological neuron networks on the architecture of modern integrated neuron-like systems with analog-digital information processing // Proceedings of the 2019 IEEE Conf. of Russian young researchers in electrical and electronic engineering (ElConRus), Jan. 28-31, 2019, to be published.
5. Alyushin A.V., Arkhangelsky V.G., Alyushin S.A. Self-organization in the development of scalable, "intellectual" structures on the basis of analog-digital nets of pulsed neurons for processing large amounts of information // Proceedings of the 2018 Eleventh Int. Conf. "Management of large-scale system development" (MLSD), 2018, Moscow, Russia, IPS RAS, - P.1-4.
6. Alyushin A.V., Arkhangelsky V.G., Alyushin S.A. The projection of the biological neurons networks properties onto the integrated neuron-like systems architecture with analog-digital signal processing // Proceedings of 21h Int. Conf. Digital signal processing (DSPA – 2019), Moscow, Russia, March 27 – 29, IPS RAS, Vol. 3-4, - P.560-565.
7. Alyushin A.V., Arkhangelsky V.G., Alyushin S.A. Memristive element functional model for the analysis and hardware emulation of highly integrated neural signal processing systems // Proceedings of 21h Int. Conf. Digital signal processing (DSPA – 2019), Moscow, Russia, March 27 – 29, IPS RAS, Vol. 3-4, -P.418-423.
8. Alyushin A.V., Alyushin S.A., Arkhangelsky V.G. Electrical activity signal spectrum of the artificial neural net on the base of pulsed neurons and memristors // Proceedings of the IEEE Conf. of Russian young researchers in electronic engineering (ElConRus2018), Moscow, Russia, January 29-31, Part 2. 2018. - P.1856-1862.
9. Alyushin A.V., Alyushin S.A., Arkhangelsky V.G. Development and analysis of analog-digital neural net for speech stress detection // Proceedings of the IEEE Conf. of Russian young researchers in electronic engineering (ElConRus2018), Moscow, Russia, January 29-31, Part 2. 2018. - P.1817-1822.